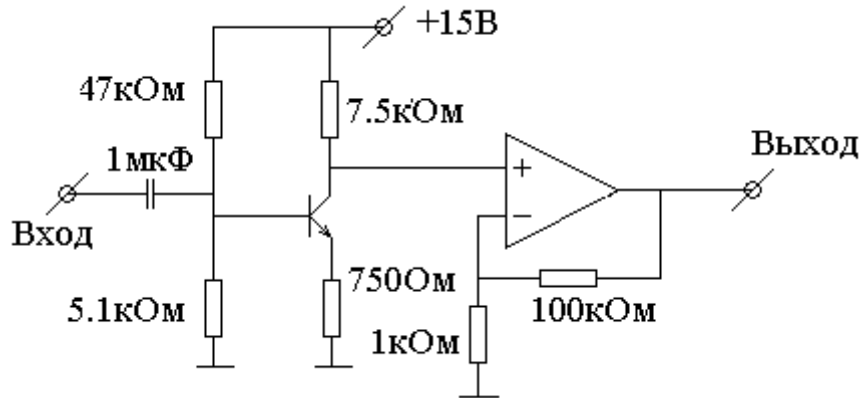
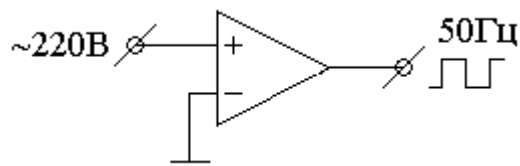


Негодные схемы (проверка).

Выходной каскад на ОУ со стократным усилением для звуковых частот:

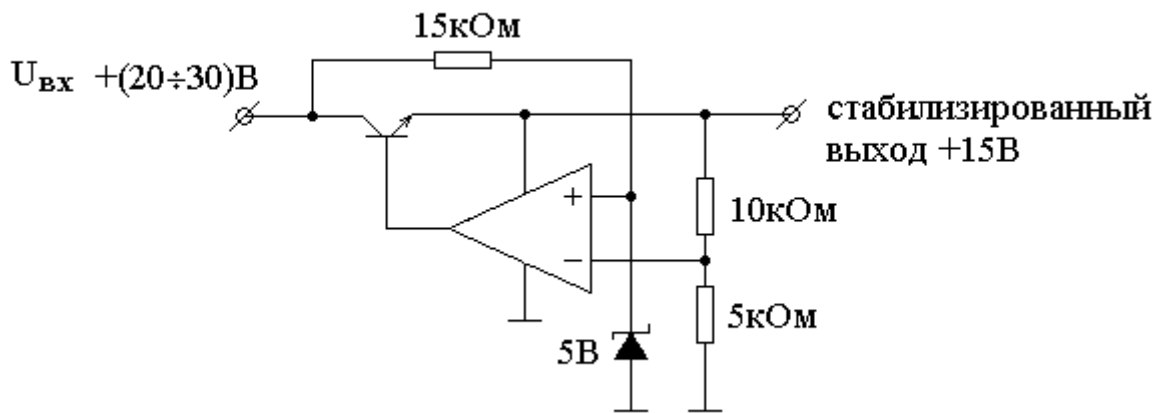


Детектор нуля:

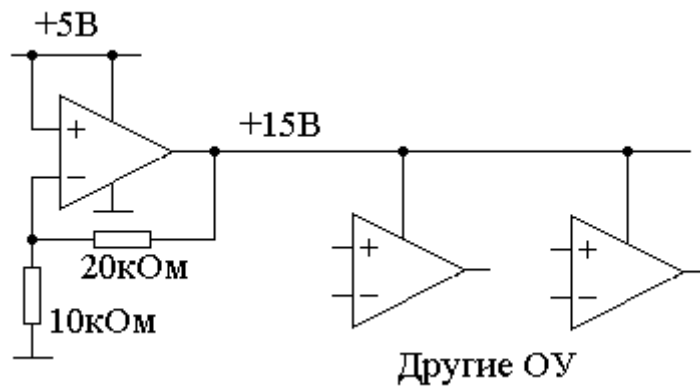


Негодные схемы (на дом).

Стабилизатор на 15В:

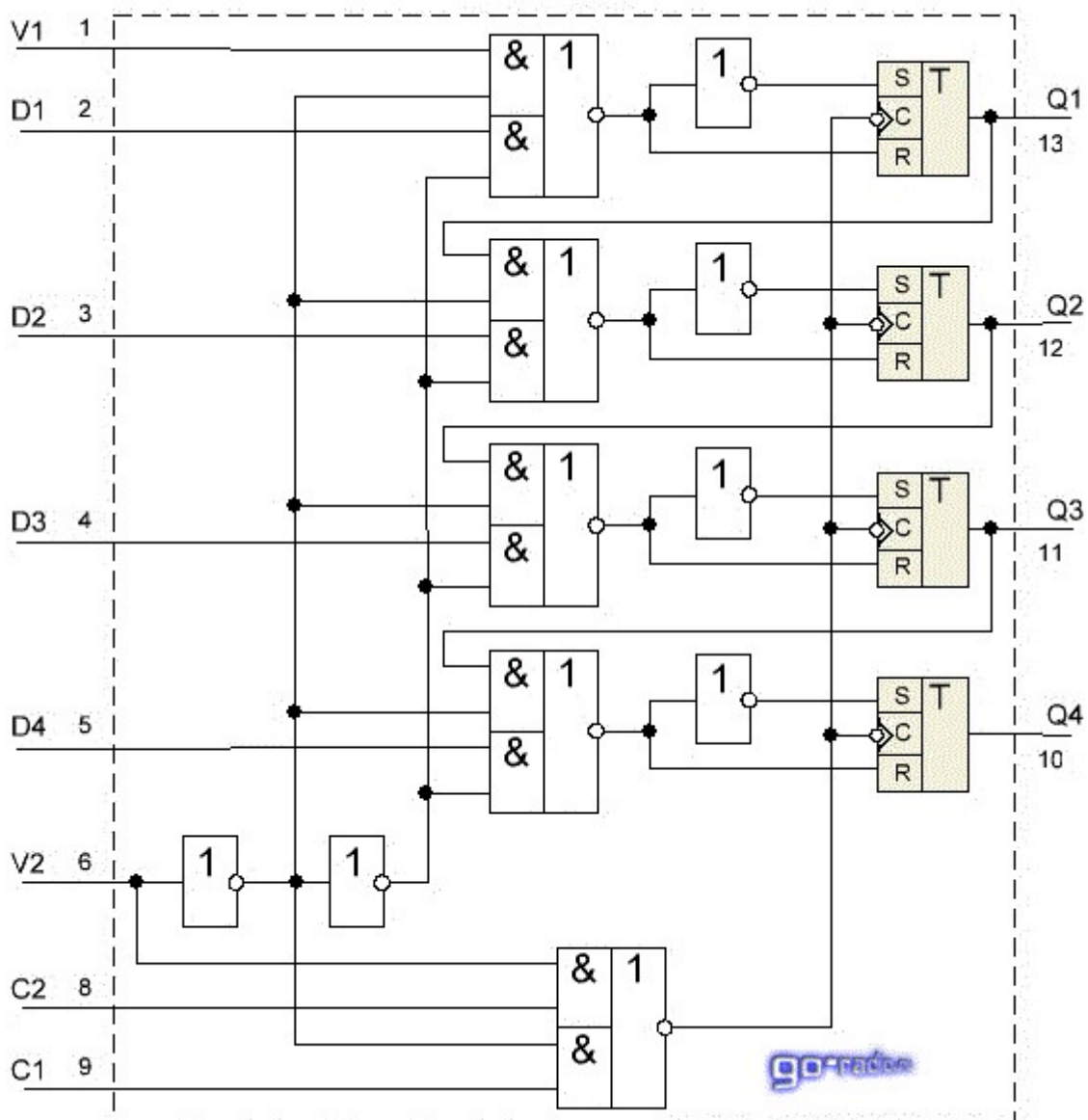


Операционный усилитель в качестве стабилизатора +15В:



Регистр сдвига (продолжение).

К155ИР1



V2 — вход управления. С его помощью выбирается режим работы регистра.

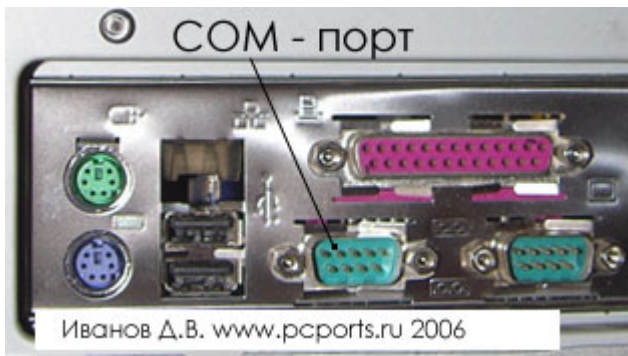
Q1 — Q4 выходы триггеров с которых снимается параллельный код.

V1 — вход для подачи последовательного кода.

C1, C2 — тактовые синхроимпульсы.

D1 – D4 — входы для записи параллельного кода.

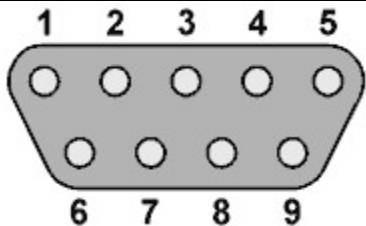
COM-порт (RS-232).



На задней стенке компьютера разъем COM порта вилка (со штырьками), на соединительном кабеле разъем розетка.

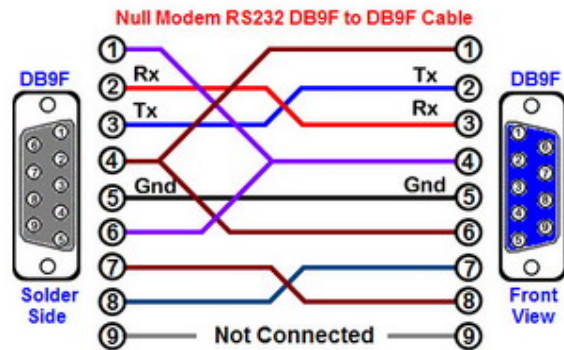
Назначение выводов 9-контактного разъема

Контакт	Сигнал	Направление	Описание	
1	CD	Вход	Data Carrier Detect	Он готов к работе
2	RXD	Вход	Receive Data	Я принимаю данные
3	TXD	Выход	Transmit Data	Я передаю данные
4	DTR	Выход	Data Terminal Ready	Я готов принимать
5	GND	-	Ground	Земля
6	DSR	Вход	Data Set Ready	Он готов принимать
7	RTS	Выход	Request To Send	Я готов передавать
8	CTS	Вход	Clear To Send	Он готов передавать
9	RI	Вход	Ring Indicator	Не используется



9-контактная вилка типа DB-9M
 Нумерация контактов со стороны штырьков
 Направление сигналов (вход-выход) указано относительно хоста (компьютера)

Соединение линий в кабеле COM порта:



Низкий уровень напряжения — от -5 В до -12 В, высокий уровень напряжения — от +5 В до +12 В.



По моим наблюдениям нормальный уровень линий DTR, RTS и TXD — низкий. Во время своей загрузки Windows проверяет COM-порты. При этом линия DTR на 10 секунд принимает высокий уровень, линия RTS на 1 секунду принимает высокий уровень. Однако, в литературе высокий уровень — true, низкий — false. Возможно, что высокие уровни появляются на линиях только после инициализации программой COM-порта.

Формат данных TXD и RXD. Типовая скорость — 9600 бод. Скорость устанавливается при инициализации порта. Посылка начинается стартовым битом положительной полярности. Затем вплотную друг к другу идут 8 бит, начиная с младшего бита. В каждом бите логический ноль — высокий уровень, логическая единица — низкий уровень. После 8-бит байта может присутствовать или отсутствовать бит контроля четности, что определяется при инициализации порта. Далее следует установка низкого уровня на протяжении одного, полутора или двух бит — это так называемые стоповые биты. Число стоповых бит определяется при инициализации порта.

Как показывает опыт достаточно соединить контакты 1, 6, 7 на передающем COM-порту компьютера, если внешнее устройство всегда готово принимать сигналы.

LPT-порт, USB, SATA.

LPT — Line Print Terminal, IEEE 1284, параллельный порт, принтерный порт. В BIOS (BIOS) компьютера можно конфигурировать параллельный порт тремя способами: SSP (Standard Parallel Port, Centronics, однонаправленный порт), EPP (Enhanced Parallel Port, двунаправленный порт), ECP (Extended Capabilities Port, двунаправленный порт с прямым доступом к памяти (DMA)).

USB — Universal Serial Bus, универсальная последовательная шина.

USB 1.0 скорость до 12 Мбит/с.

USB 2.0 скорость до 480 Мбит/с.

USB 3.0 скорость до 5 Гбит/с.



Вместо IDE (Integrated Device Electronics) и EIDE (Enhanced IDE) жесткий диск компьютера теперь подключается через разъем SATA — Serial Advanced Technology Attachment.

Подключение и отключение USB устройств возможно без выключения питания 220 Вольт. Для других устройств безопасно подключение друг к другу

только при выключенном питании обоих соединяемых устройств или хотя бы одного из соединяемых устройств.

Статическое электричество и особенности хранения и подключения КМОП транзисторов и микросхем.

Вместо IDE (Integrated Device Electronics) и EIDE (Enhanced IDE) жесткий диск компьютера теперь подключается через разъем SATA — Serial Advanced Technology Attachment.

SATA 1.0 скорость до 1.5 Гбит/с.

SATA 2.0 скорость до 3 Гбит/с.

SATA 3.0 скорость до 6 Гбит/с.

Платы сбора данных (DAQ — Data acquisition board).

Платы сбора данных (DAQ — Data acquisition board) (с интерфейсом USB).

NI USB-6008

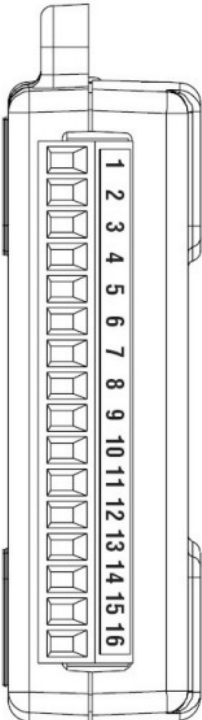


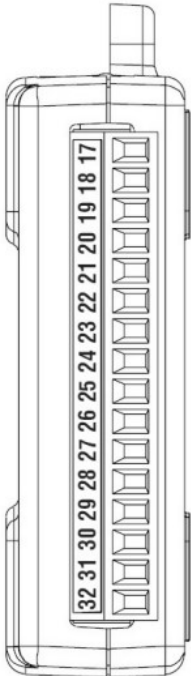
Характеристика	USB-6008
Разрешение при аналоговом вводе	12 бит (дифференциальное подключение) 11 бит (подключение с общим проводом)
Максимальная частота дискретизации, один канал*	10 кГц
Максимальная частота дискретизации, несколько каналов (Суммарная)*	10 кГц
Конфигурация цифрового ввода/вывода	Открытый коллектор

Частота дискретизации — частота снятия отсчетов.

Два аналоговых выхода, 8 аналоговых входов или 4 дифференциальных аналоговых входа.

8 битовый и 4 битовый цифровые порты ввода-вывода.

Модуль	Терминал	Схема подключения с общим проводом	Дифференциальная схема подключения
	1	GND	GND
	2	AI 0	AI 0+
	3	AI 4	AI 0-
	4	GND	GND
	5	AI 1	AI 1+
	6	AI 5	AI 1-
	7	GND	GND
	8	AI 2	AI 2+
	9	AI 6	AI 2-
	10	GND	GND
	11	AI 3	AI 3+
	12	AI 7	AI 3-
	13	GND	GND
	14	AO 0	AO 0
	15	AO 1	AO 1
	16	GND	GND

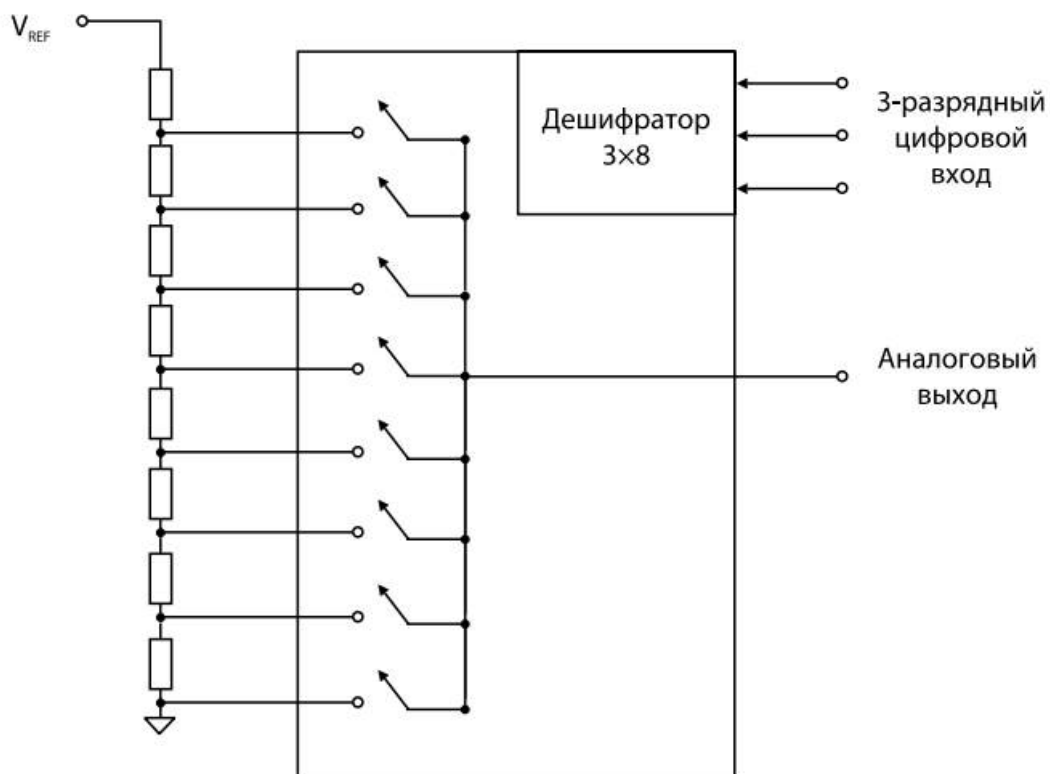
Модуль	Терминал	Сигнал
	17	P0.0
	18	P0.1
	19	P0.2
	20	P0.3
	21	P0.4
	22	P0.5
	23	P0.6
	24	P0.7
	25	P1.0
	26	P1.1
	27	P1.2
	28	P1.3
	29	PFI 0
	30	+2.5 V
	31	+5 V
	32	GND

Программное управление только через язык программирования LabView.
Сигнал PFI 0 используется для одновременного запуска операций АЦП и ЦАП.

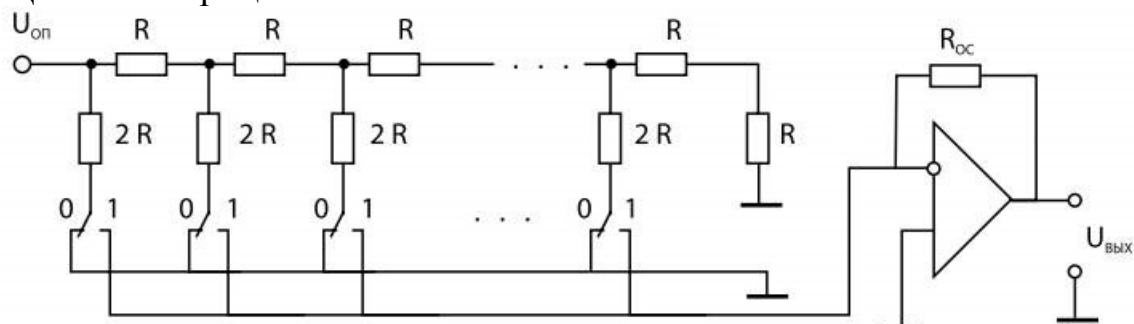
ЦАП (DAC).

ЦАП — цифро-аналоговый преобразователь.

Взвешивающий ЦАП:



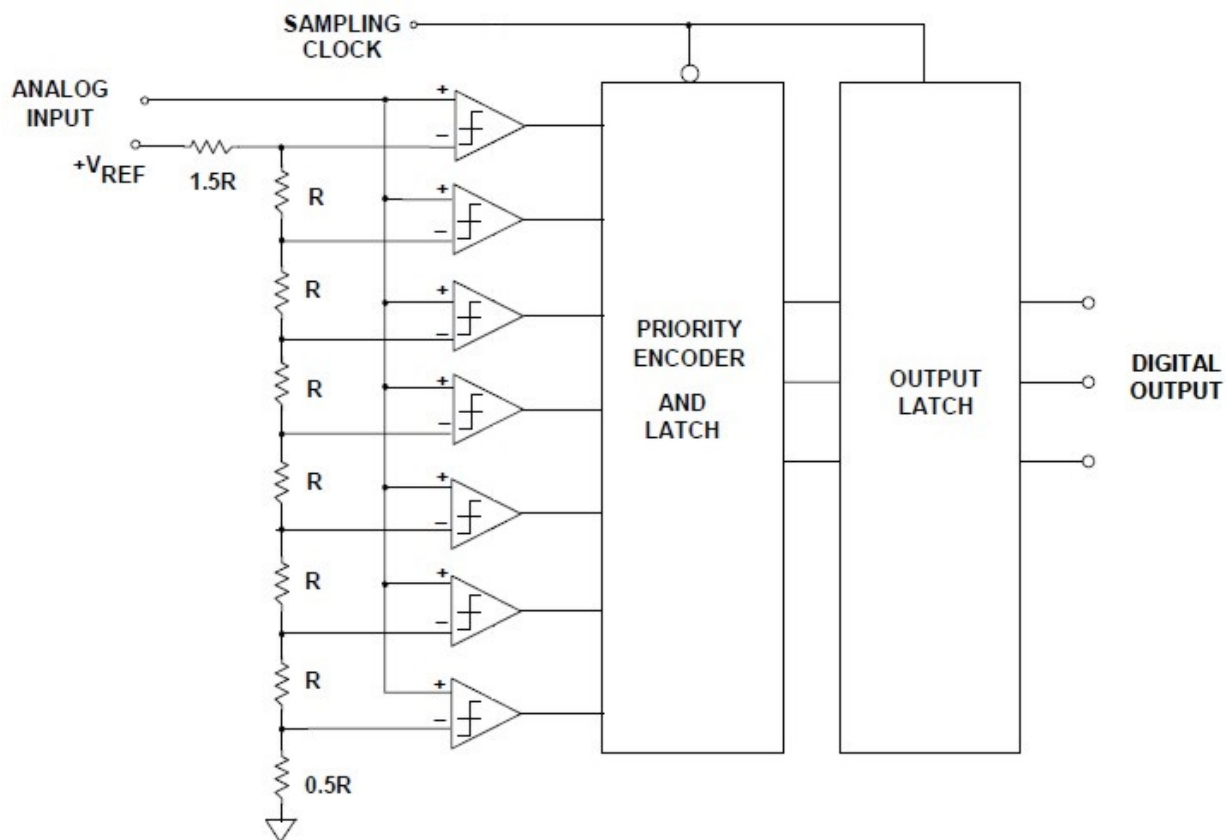
ЦАП на матрице R-2R:



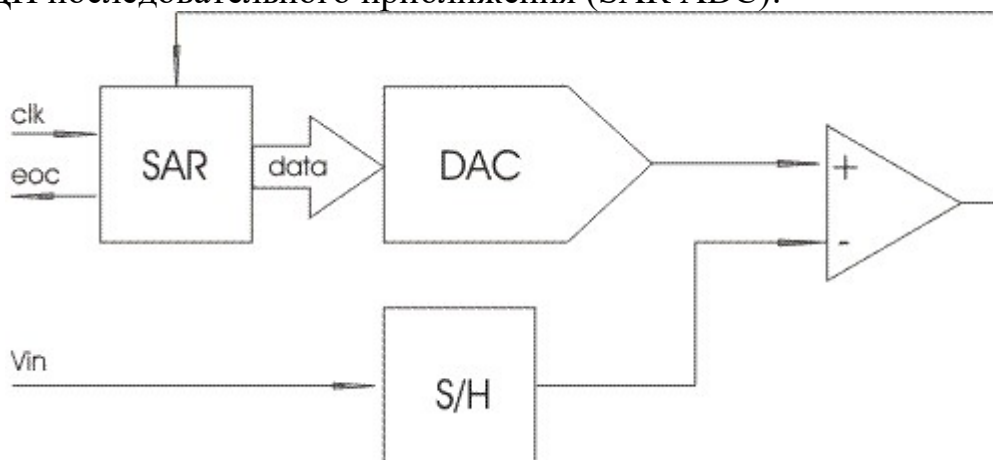
АЦП (ADC).

АЦП — аналого-цифровой преобразователь.

АЦП прямого преобразования (flash ADC):

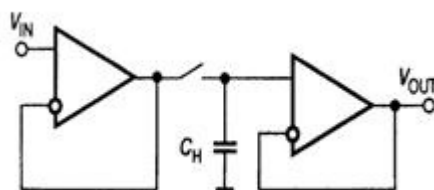


АЦП последовательного приближения (SAR ADC):



Регистр последовательного приближения (Successive Approximation Register, SAR). Он осуществляет алгоритм последовательного приближения, генерируя текущее значение кода, подающегося на вход ЦАП.

Схема выборки-хранения.

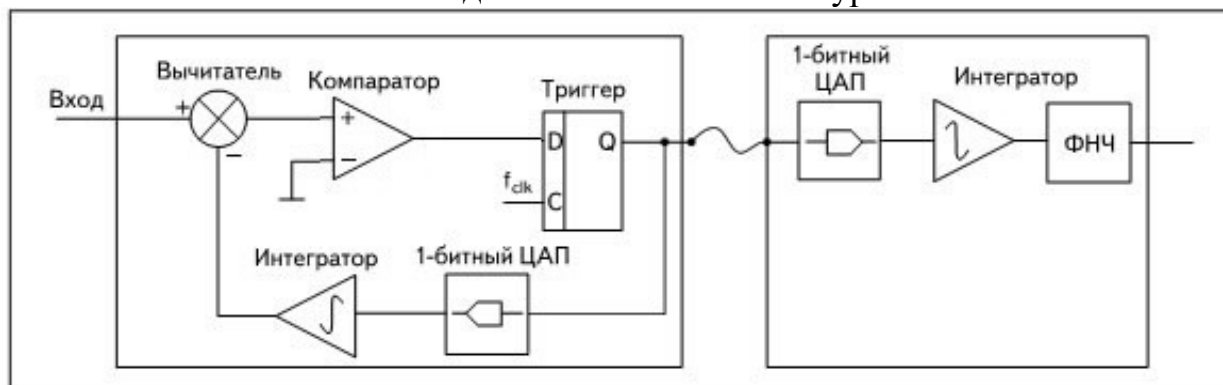


Сигма-дельта ЦАП и АЦП.

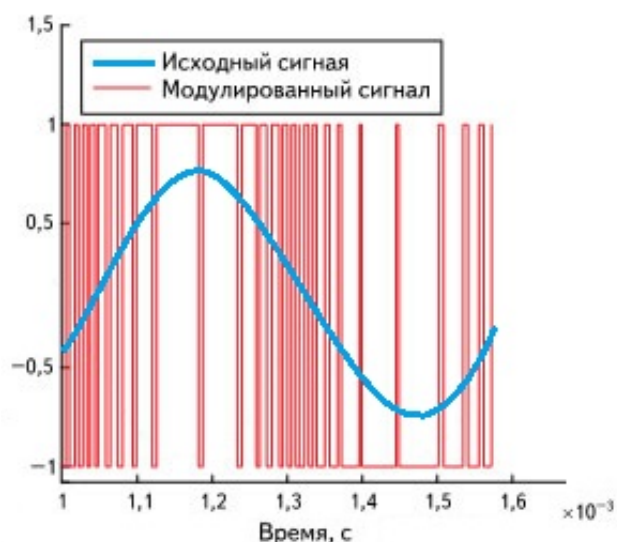
Дельта-модулятор-демодулятор.

Передатчик аналогового сигнала по длинной линии в виде импульсных сигналов логических уровней.

Рассмотрим сначала схему, которая позволяет передавать по длинной линии аналоговый сигнал в виде сигнала логических уровней:



Если входной аналоговый сигнал (синяя кривая) сравнить со сглаженным сигналом вида красной кривой,



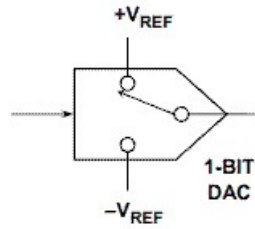
то они окажутся одинаковыми.

Теперь представьте себе, что голубая синусоида — это производная от входного сигнала. Входной сигнал — это интеграл от голубой синусоиды или что то же самое — интеграл от красного модулированного сигнала.

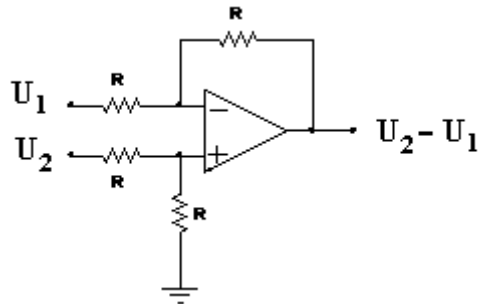
Предположим, что красный сигнал будет после того, как сигнал с Q выхода триггера пройдет 1-битный АЦП. Тогда на Q выходе триггера будет такой же сигнал, только с логическими уровнями 0 и 1. Это и есть сигнал дельта-модулятора.

Компаратор показывает, нужно ли увеличивать или уменьшать интегрируемый сигнал, чтобы он сравнялся со входным аналоговым сигналом.

Однобитный ЦАП:



Вычитатель



С выхода однобитного ЦАП идет сигнал вида красной кривой после аналогового интегратора сигнал примерно совпадает с входным сигналом схемы. Компаратор сравнивает входной сигнал и сигнал с интегратора, чтобы выяснить нужно ли сигнал с интегратора чуть увеличить или чуть уменьшить, чтобы сравнить его с входным сигналом схемы. После длинной линии демодулятор в виде однобитового ЦАП и интегратора формирует тот же самый почти входной сигнал схемы.

Сигма-дельта АЦП.

В этом АЦП левая часть схемы работает по-прежнему с аналоговыми сигналами. Правая часть схемы дельта-модулятора-демодулятора (после длинной линии) работает с цифровыми сигналами, а не с аналоговыми. Вместо 1-битового ЦАП и аналогового интегратора — реверсивный счётчик. Если на входе счётчика логическая единица, то по каждому тактовому импульсу он считает вперёд (прибавляет единицу), если на входе ноль, то считает назад. Длинной линии нет вообще.

Сигма-дельта-ЦАП.

В этом ЦАП левая часть схемы дельта-модулятора-демодулятора (до длинной линии) работает с цифровыми сигналами, а не с аналоговыми. Правая часть схемы работает по-прежнему с аналоговыми сигналами. Длинной линии нет вообще.

Цифровой сигнал преобразуется аналогично, только вместо аналогового вычитателя и компаратора нужен цифровой компаратор (логическая микросхема с однобитовым логическим выходом), вместо 1-битового ЦАП и аналогового интегратора — реверсивный счётчик.

Надо заметить, что это очень грубое представление о сигма-дельта ЦАП и АЦП, в реальном исполнении есть ряд улучшающих ухищрений.

